INGEGNERIA DELL'INFORMAZIONE (LB08)

(Lecce - Università degli Studi - Università degli Studi)

Insegnamento ELETTRONICA DIGITALE (C.I.)

GenCod A003364

Docente titolare Paolo VISCONTI

Insegnamento ELETTRONICA DIGITALE (C.I.)

Anno di corso 3

Insegnamento in inglese DIGITAL ELECTRONIC (Int.)

Lingua

Settore disciplinare ING-INF/01

Percorso PERCORSO COMUNE

Corso di studi di riferimento INGEGNERIA DELL'INFORMAZIONE

Tipo corso di studi Laurea

Sede Lecce - Università degli Studi

Crediti 6.0

Periodo Primo Semestre

Ripartizione oraria Ore Attività frontale: 54.0

Tipo esame Orale

Valutazione

Per immatricolati nel 2013/2014

Erogato nel 2015/2016

Orario dell'insegnamento https://easyroom.unisalento.it/Orario

BREVE DESCRIZIONE DEL CORSO

- Introduzione ai sistemi digitali: sistemi digitali: generalità, dispositivi e segnali analogici e digitali. Algebra di Boole: concetti fondamentali, postulati e teoremi. Porte logiche OR, AND, NOT, NOR, NAND, EX-OR, EX-NOR. Funzioni booleane: definizione. Universalità delle porte NAND e NOR. Forme canoniche di funzioni booleane, minimizzazione di funzioni con lundefinedalgebra di Boole. Mappe di Karnaugh. Alee statiche in reti combinatorie.

- Reti combinatorie con uscite multiple: Decodificatore BCD-Gray, BCD-7 segmenti, BCD - decimale, codificatore da 4 a 2, da 8 a 4, multiplexer e demultiplexer; comparatori digitali, sommatori e sottrattori binari, rivelatori e generatori di parità.
- Introduzione alle famiglie logiche; Famiglie logiche: definizione dei livelli logici, caratteristica di trasferimento, fan-out, immunità al rumore,tempi di commutazione, prodotto velocità-potenza, logica a sorgente di corrente ed a pozzo di corrente.

- Famiglie logiche bipolari: DL, DTL, TTL, ECL. Famiglia DL: generalità, porta OR, porta AND. Famiglia DTL: il circuito invertitore. Studio delle configurazioni di ingresso e di uscita: uscita di collettore, uscita di emettitore, stadio di uscita totem pole, stadio di ingresso con transistor multi-emitters. Famiglia TTL: introduzione, porta NAND TTL standard, livelli di tensione e corrente, margine di rumore, ritardo di propagazione per porte TTL. Porte logiche TTL in Wired Logic, porte TTL Open-Collector, configurazione Three-State.

- Famiglie logiche unipolari: NMOS, CMOS, BiCMOS. Famiglie unipolari: principio di funzionamento del MOSFET, porte logiche NMOS, porte logiche CMOS e BiCMOS. Livelli di corrente e tensione, margine di rumore, potenza dissipata, criteri di dimensionamento di porte CMOS elementari e complesse. Interfacciamento tra porte logiche appartenenti a famiglie diverse. Confronto tra le famiglie logiche.

- Reti sequenziali: Generalità, caratteristiche fondamentali dei Flip-Flop. Flip-Flop tipo SR con porte NAND e con porte NOR, Flip-Flop SR con comando di clock, Flip-Flop JK cadenzato, Flip-Flop J-K Master-Slave, Flip-Flop D cadenzato, Flip-Flop T.

- Circuiti sequenziali: registri e contatori. Registri: introduzione, a scorrimento, registri MOS, trasferimento dati parallelo e seriale tra registri. Contatori: caratteristiche generali. Contatori asincroni (modulo 8, modulo 16, decimale), contatore a decremento, contatori binari sincroni, ad anello, contatore di Johnson.

Esercitazioni

- Circuiti combinatori: Risoluzione di esercizi d'esame di tipo combinatorio.
- Famglie logiche. Risoluzione di esercizi d'esame sulle famiglie logiche.
- Progetto e dimensionamento di porte TTL e CMOS.
- Potenza dinamica dissipata e ritardi di propagazione. Analisi di circuiti combinatori-sequenziali per il calcolo della potenza dinamica dissipata e del ritardo di propagazione.
- Circuiti sequenziali. Risoluzione di esercizi d'esame sui circuiti sequenziali (Flip-Flop, registri, contatori).

Laboratorio

- Progetto di circuiti digitali e porte logiche TTL - CMOS mediante simulatore circuitale. Introduzione all'uso del simulatore nella progettazione elettronica di circuiti digitali. Progetto di

	circuiti digitali e porte logiche TTL e CMOS e verifica delle prestazioni con il simulatore circuitale.
PREREQUISITI	Si richiede una buona conoscenza dei principi di funzionamento e delle caratteristiche dei principali dispositivi allo stato solido (diodi a giunzione, transistor BJT, JFET e MOSFET) nonché dei più comuni metodi di soluzione delle reti elettriche.
OBIETTIVI FORMATIVI	Il corso costituisce la base per lo studio ed il progetto dei sistemi elettronici digitali. Vengono fornite le metodologie di analisi e progetto dei circuiti digitali combinatori e sequenziali ed illustrati i principi di funzionamento, prestazioni e limiti delle famiglie logiche e dei principali circuiti elettronici utilizzati nell'elaborazione numerica di dati e segnali.
METODI DIDATTICI	Il corso si articola in lezioni frontali che si avvalgono dell'uso di slides rese disponibili agli studenti ed esercitazioni in aula. Sono previste lezioni di carattere teorico finalizzate all'apprendimento delle conoscenze di base ed una parte di lezioni di tipo esercitativo in cui si illustrera, con abbondanza di esempi, in che modo le conoscenze acquisite possano essere utilizzate per la risoluzione di esercizi simili a quelli che verranno forniti allo studente durante la prova scritta dell'esame. Altresì il docente rende disponibile sul sito web oltre ai lucidi delle lezioni ulteriori dispense per facilitare la comprensione degli argomenti e la risoluzione degli esercizi.
MODALITA' D'ESAME	Prova scritta ed interrogazione orale sugli argomenti del corso
PROGRAMMA ESTESO	Vedasi la sezione "Contenuti"
TESTI DI RIFERIMENTO	▪ Dispense e lucidi del docente ▪ P. Spirito, Elettronica Digitale , Mc Graw - Hill. ▪ I.Mendolia, U.Torelli: Elettronica Digitale e Dispositivi logici, Hoepli Editore. ▪ R. J. Tocci, Sistemi Digitali , Edit. Jackson. ▪ D.A.Hodges, H.G.Jackson, Analisi e Progetto di Circuiti Integrati Digitali, Bollati Boringhieri. ▪ J. Millman, C.C. Halkias, Microelettronica, Bollati Boringhieri.